

**SCHEMA DATI PER OFFERTA FORMATIVA PUBBLICA DI CUI AL PUNTO 1.2  
DELLA CIRCOLARE MINISTERIALE N° 187 DELL'11 GIUGNO 2008**

<b>Insegnamento:</b> <b>Modulo di:</b> <b>Docente titolare:</b> <b>Qualifica</b> <b>SSD di appartenenza</b> <b>Struttura di afferenza</b> <b>Telefono</b> <b>e-mail</b> <b>Orario di ricevimento</b> <b>Sito web docente</b>	CI Sistemi Embedded Architetture dei sistemi embedded Ing. Salvatore Mario Carta Ricercatore INF/01 Dipartimento di Matematica e Informatica 070 6758780 <a href="mailto:salvatore@unica.it">salvatore@unica.it</a> su appuntamento per email <a href="http://www.diee.unica.it/eolab2/se.html">http://www.diee.unica.it/eolab2/se.html</a>
<b>Curriculum scientifico</b>	<p>L'attività scientifica riguarda: Algoritmi per il retrieval personalizzato di contenuti e la recommendation in ambito web 2.0 e social networking. Algoritmi ed infrastrutture software per gestione dinamica delle risorse nei sistemi multiprocessore di nuova generazione; Architetture ed algoritmi per Networks-on-Chips nei sistemi multiprocessore di nuova generazione;</p> <p>Nell'ambito di queste tematiche ha pubblicato oltre 30 articoli su riviste e proceedings di conferenze con peer-review di rilevanza internazionale.</p> <p>E' stato ed e' coordinatore di svariati progetti di ricerca finanziati dalla Regione Sardegna.</p> <p><u>Publicazioni</u></p> <ol style="list-style-type: none"> <li>1. A. Acquaviva, A. Alimonda, <b>S. Carta</b>, M. Pittau. "Assessing Task Migration Impact on Embedded Soft Real-Time Streaming Multimedia Applications," EURASIP Journal on Embedded Systems, vol. 2008, 15 pages</li> <li>2. F. Angiolini, P. Meloni, <b>S. Carta</b>, L. Benini, L. Raffo. "A Layout-Aware Analysis of Networks-on-Chip and Traditional Interconnects for MPSoCs". IEEE Transactions On Computer Aided Design, Vol. 23, Num. 3</li> <li>3. P. Meloni, I. Loi, F. Angiolini, <b>S. Carta</b>, M. Barbaro, L. Raffo, L. Benini. "Area and Power Modeling for Networks-on-Chip with Layout Awareness", Hindawi VLSI Design journal, Volume 2007, Article ID 50285</li> <li>4. <b>S. Carta</b>, A. Alimonda, A. Acquaviva, A. Pisano and L. Benini. "A Control Theoretical Approach to Energy Efficient Pipelined Computation in MPSoCs". ACM Transactions On Embedded Computing Systems, Vol. 6, N. 1.</li> <li>5. S. Murali, D. Atienza, P. Meloni, <b>S. Carta</b>, L. Benini, G. De Micheli, L. Raffo. "Synthesis of Predictable Networks-on-Chip-Based Interconnect Architectures for Chip Multiprocessors". IEEE Transactions on Very Large Scale Integration (VLSI) Systems, Volume 15, Issue 8,</li> </ol>

	Page(s):869 – 880		
<b>Contenuto schematico del corso di insegnamento</b>	<p>Tecniche di sviluppo hardware e software di sistemi embedded. Esempi di processori per sistemi embedded. Programmazione e gestione delle periferiche. Gerarchie di memoria. Elementi di calcolo parallelo. Modelli di programmazione. Sincronizzazione. Cache coherency. Architetture di interconnessione.</p>		
<b>Obiettivi formativi e risultati attesi (secondo i descrittori di Dublino)</b>	<p>Verranno presentate le basi della progettazione hardware e software orientata ai sistemi embedded. Successivamente verranno proposte tematiche avanzate, attuali e professionalizzanti, con riferimenti al campo della computazione parallela e dei sistemi multiprocessore. La trattazione degli argomenti più importanti sarà seguita da esercitazioni hands-on mirate all'acquisizione di conoscenze pratiche e di una buona manualità nell'utilizzo dei tool di sviluppo.</p> <p><u>Indicatore conoscenza e capacità di comprensione</u>  Grazie al rigore metodologico proprio delle materie scientifiche lo studente matura competenze e capacità di comprensione tali da permettergli di acquisire conoscenze di base fondamentali per il prosieguo degli studi.</p> <p><u>Indicatore capacità di applicare la conoscenza e capacità di comprensione</u>  L'impostazione didattica prevede che la formazione teorica sia accompagnata da esempi, applicazioni, che sollecitano la partecipazione attiva, l'attitudine propositiva, la capacità di elaborazione autonoma.</p> <p><u>Indicatore autonomia di giudizio</u>  Lo studio delle architetture sviluppa la capacità di valutare i risultati, selezionare quali sono le informazioni rilevanti e quali approssimazioni sono appropriate.</p> <p><u>Indicatore abilità comunicative</u>  Lo sviluppo di esercitazioni in gruppo richiede che lo studente acquisisca capacità di comunicare sia i risultati ottenuti sia i problemi incontrati. Il lavoro finale prevede una presentazione formale di fronte a tutti gli studenti, permettendo lo sviluppo sia le capacità necessarie alla divulgazione di risultati scientifici, l'uso della terminologia tecnica del campo delle architetture di calcolo.</p> <p><u>Indicatore capacità di apprendere autonomamente</u>  L'utilizzo di tool commerciali di sviluppo e simulazione allo stato dell'arte permette allo studente di auto-apprendere simulando nuove configurazioni architetture, provando soluzioni nuove e sviluppando competenze fondamentali sul funzionamento delle architetture di calcolo.</p>		
<b>Articolazione del corso</b>	Argomento	Ore	
		Lez.	Eserc.
	<b>1.Introduzione ai sistemi embedded</b>		
	Introduzione ai Sistemi Embedded		
	Metriche di valutazione di un processore	8	6
	Richiami sul MIPS. Esempi di codifica		

	Assembly per il MIPS, cenni sul Framework di simulazione che verrà usato per le esercitazioni		
	<b>2. Processori per sistemi embedded: programmazione e gestione memoria e periferiche</b>		
	Esempi di codifica Assembly per il MIPS, cenni sul Framework di simulazione che verrà usato per le esercitazioni. Gestione della Memoria, gestione delle chiamate a funzione, debug di un sistema embedded. Gestione delle periferiche di sistema: Polling e Memory Mapping.	10	6
<b>Propedeuticità</b>	Le conoscenze impartite nei corsi obbligatori di progettazione elettronica		
<b>Anno di corso e semestre</b>	2° anno, 1° sem.		
<b>Testi di riferimento</b>	Materiale del docente sul sito del corso.		
<b>Modalità di erogazione dell'insegnamento</b>	Tradizionale		
<b>Modalità di frequenza</b>	Facoltativa		
<b>Metodi di valutazione</b>	Prova scritta più presentazione lavoro di gruppo		
<b>Organizzazione della didattica</b>	30 ore di cui 18 ore lezione e 12 di esercitazione		