

**SCHEDA DATI PER OFFERTA FORMATIVA PUBBLICA DI CUI AL PUNTO 1.2
DELLA CIRCOLARE MINISTERIALE N° 187 DELL'11 GIUGNO 2008**

Insegnamento: Docente titolare: Qualifica SSD di appartenenza Struttura di afferenza Telefono e-mail Orario di ricevimento Sito web docente	Microelettronica Ing. Massimo Barbaro Ricercatore confermato ING-INF/01 Dipartimento di Ingegneria Elettrica ed Elettronica 070 675-5770 barbaro@unica.it su appuntamento http://www.diee.unica.it/eolab2
Curriculum scientifico	Ricercatore presso il DIEE dal 2002, ha svolto in precedenza attività di ricerca presso lo CSEM (Neuchatel, Svizzera) e come dottorando e post-doc presso il DIEE dal 1998. Il principale ambito di interesse scientifico è quello della concezione e progettazione di circuiti integrati per applicazioni sensoristiche (biosensori, sensori di immagine, interfacce neurali). [1] ANGOTZI G. N, BARBARO M., JESPER S. P. G. A (2008). Modeling, evaluation and comparison of CRZ and RSD redundant architectures for two-step A/D converters. IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS. I, REGULAR PAPERS, vol. 55; p. 2445-2458, ISSN: 1549-8328, doi: 10.1109/TCSI.2008.920121 [2] BARBARO M., BONFIGLIO A., RAFFO L. (2006). A charge-modulated FET for detection of biomolecular processes: conception, modeling and simulation. IEEE TRANSACTIONS ON ELECTRON DEVICES, vol. 53; p. 158-166, ISSN: 0018-9383 [3] BARBARO M., BONFIGLIO A, RAFFO L, ALESSANDRINI A, FACCI P, BARAK I (2006). A CMOS, Fully Integrated Sensor for Electronic Detection of DNA Hybridization. IEEE ELECTRON DEVICE LETTERS, vol. 27; p. 595-597, ISSN: 0741-3106 [4] BARBARO M., RAFFO L. (2005). A Low-Power Integrated Smart Sensor with on-Chip Real-Time Image Processing Capabilities. EURASIP JOURNAL ON APPLIED SIGNAL PROCESSING, vol. 7; p. 1062-1070, ISSN: 1110-8657 [5] BARBARO M., P.-Y. BURGI, A. MORTARA, P. NUSSBAUM, F. HEITGER (2002). A 100x100 Pixel Silicon Retina For Gradient Extraction With Steering Filter Capabilities And Temporal Output Coding. IEEE JOURNAL OF SOLID-STATE CIRCUITS, vol. 37; p. 160-172, ISSN: 0018-9200
Contenuto schematico del corso di insegnamento	Processo CMOS e layout. Tecniche di layout analogico. Implementazione in elettronica integrata di blocchi base di elaborazione. Circuiti per l'amplificazione del segnale, comparatori, S&H. Circuiti a capacità commutate. Conversione D/A e A/D.
Obiettivi formativi e risultati attesi (secondo i descrittori di Dublino)	<ul style="list-style-type: none"> · Conoscenza e capacità di comprensione: approfondire la conoscenza dei circuiti integrati elettronici e capacità di comprenderne le implicazioni progettuali. · Conoscenza e capacità di comprensione applicate: capacità di individuare i meccanismi di funzionamenti dei circuiti ai fini di una progettazione efficiente. · Autonomia di giudizio: sviluppare la capacità di utilizzare criticamente e sinergicamente vari strumenti di analisi e progettazione di circuiti integrati. · Abilità comunicative: capacità di esprimere chiaramente concetti tecnici.

	: Capacità di apprendere: saper integrare le conoscenze da varie fonti al fine di un approfondimento della conoscenza dei fenomeni presenti nei circuiti elettronici.
Articolazione del corso	<p><u>Circuiti integrati</u> (3 ore di lezione e 3 di esercitazione) Processo CMOS - Concetto di layout – Regole di progetto - Flusso di progetto full-custom - Tecniche di layout analogico - Modelli MOS (a piccolo segnale) e simulazione SPICE.</p> <p><u>Progettazione microelettronica analogica</u> (6 ore di lezione e 3 di esercitazione) Blocchi base (specchi di corrente, amplificatori a singolo stadio, coppia differenziale) e problematiche di integrazione - Problema del mismatch. Rumore.</p> <p><u>Circuiti avanzati</u> (14 ore di lezione e 6 di esercitazione) Specchi di corrente avanzati (folded-cascode, wide-swing, enhanced output impedance). Amplificatore operazionale a due stadi. Amplificatore operazionale folded-cascode e a specchi di corrente Amplificatore fully-differential.</p> <p><u>Circuiti per l'elaborazione del segnale</u> (8 ore di lezione e 2 di esercitazione) Comparatori - Interruttori (clock feedthrough, iniezione di carica) - Sample&Hold - Circuiti a capacità commutate.</p> <p><u>Convertitori D/A</u> (6 ore di lezione e 1 di esercitazione) Concetti base - Metriche - Convertitori Decoder-based - Convertitori Binary-scaled - Convertitori a codice termometrico - Implementazione.</p> <p><u>Convertitori A/D</u> (8 ore di lezione) Concetti base - Metriche - Convertitori Flash - Convertitori Algoritmici - Convertitori ad Approssimazioni Successive - Convertitore folded e pipeline - Convertitori Sigma-Delta - Implementazione.</p>
Propedeuticità	Transistor MOS, modelli a piccolo segnale, retroazione, stabilità. È consigliato aver superato i seguenti esami: Dispositivi Elettronici 1, Elettronica 1, Controlli Automatici.
Anno di corso e semestre	2°anno/ 2°sem.
Testi di riferimento	<p>D. A. Johns, K. Martin, <i>Analog Integrated Circuit Design</i>, Wiley & Sons – ISBN 0-471-14448-7.</p> <p>B. Razavi, <i>Design of Analog Integrated Circuits</i>, McGraw-Hill, ISBN 0-07-237271-0.</p> <p>Lucidi del corso preparati dal docente.</p>
Modalità di erogazione dell'insegnamento	Tradizionale
Modalità di frequenza	Obbligatoria
Metodi di valutazione	Prova in itinere e tesina
Organizzazione della didattica	60 ore, di cui 45 ore di lezione e 15 ore di esercitazione.