

**SCHEDA DATI PER OFFERTA FORMATIVA PUBBLICA DI CUI AL PUNTO 1.2  
DELLA CIRCOLARE MINISTERIALE N° 187 DELL'11 GIUGNO 2008**

<b>Insegnamento:</b> <b>Docente titolare:</b> <b>Qualifica</b> <b>SSD di appartenenza del docente</b> <b>Struttura di afferenza</b> <b>Telefono</b> <b>e-mail</b> <b>Orario di ricevimento</b> <b>Sito web docente</b>	Sistemi Digitali e Processori Prof. Luigi RAFFO Professore 1° fascia ING-INF/01  Dipartimento di Ingegneria Elettrica ed Elettronica 070 6755765 <a href="mailto:raffo@unica.it">mailto:raffo@unica.it</a> mercoledì` 17-19 <a href="http://www.diee.unica.it/eolab2">http://www.diee.unica.it/eolab2</a>
<b>Curriculum scientifico</b>	<p><u>Carriera</u>                  Luigi Raffo ha ottenuto la laurea in Ingegneria Elettronica presso l'Universita` di Genova nel 1989 (con lode) e il dottorato di ricerca in elettronica e informatica nel 1994 presso la stessa Universita`. Nel 1994 ha preso servizio come ricercatore presso il Dipartimento di Ingegneria Elettrica ed Elettronica dell'Universita` di Cagliari. Nel 1998 ha preso servizio come professore associato e dal 2006 e` professore straordinario del settore scientifico disciplinare ING-INF/01 – Elettronica presso la stessa Universita`.</p> <p><u>Attivita` di docenza</u>                  E` docente di corsi sulla progettazione di sistemi digitali, sistemi embedded e processori per il corso di laurea in Ingegneria Elettronica, corsi di progettazione elettronica di base sia analogica che digitale per il corso di laurea in Ingegneria Biomedica.</p> <p><u>Attivita` scientifica</u>                  E` autore di piu` di 80 pubblicazioni scientifiche nel settore. L'attivita` scientifica si inquadra nell'ambito dei Sistemi Microelettronici. Essa consiste nell'ideazione, studio, progetto, realizzazione, collaudo e integrazione di sistemi microelettronici, con enfasi su elaborazione on-chip di dati sensoriali e sistemi ad alte prestazioni in presenza di vincoli stringenti di ridotta occupazione di area e bassa dissipazione di potenza. In tale ambito, i risultati di ricerca piu` significativi riguardano microsistemi integrati in configurazione stand-alone (in particolare di sistemi basati sulla cooperazione di elementi elaborativi semplici e di sistemi per l'elaborazione del segnale) e sistemi digitali avanzati (in particolare per applicazioni di elaborazione dell'immagine e la codifica, e tematiche come riconfigurabilita` e networking on chip).                  Settori applicativi di interesse sono quelli dei dispositivi multimediali e biomedicali.                  E` stato ed e` coordinatore generale o di unita` locale di svariati progetti finanziati dalla Comunita` Europea, Ministero dell'istruzione e ricerca, Agenzia Spaziale Italiana, Regione Sardegna.                  E` stato responsabile di progetti industriali sia locali, nazionali</p>

	<p>ed internazionali.</p> <p><u>Attività organizzativa</u></p> <p>E' Presidente del Corso di Laurea in Ingegneria Biomedica.</p> <p>E' responsabile di accordi internazionali di scambio di ricercatori e studenti. <u>Dieci pubblicazioni rilevanti</u></p> <ol style="list-style-type: none"> <li>1. G. Angius, D.Pani, L.Raffo, P. Randaccio, S. Seruis, "A tele-home care system exploiting the DVB-T technology and MHP", Methods of Information in Medicine 2008 47 3: 223-228</li> <li>2. S. Muceli, D. Pani, L. Raffo. "Real-time fetal ECG extraction with JADE on a floating point DSP". Electronics Letters, Vol 43, Number 18, 31th August 2007</li> <li>3. P.Meloni, I.Loi, F.Angiolini, S.Carta, M.Barbaro, L.Raffo, L.Benini. "Area and Power Modeling for Networks-on-Chip with Layout Awareness", VLSI Design, vol. 2007, Article ID 50285, 12 pages, 2007</li> <li>4. F.Angiolini, P.Meloni, S.Carta, L.Benini, L.Raffo. "A Layout-Aware Analysis of Networks-on-Chip and Traditional Interconnects for MPSoCs", IEEE Transactions On Computer Aided Design, vol. 26, March 2007, pp. 421-434</li> <li>5. S.Murali, P.Meloni, F.Angiolini, D.Atienza, S.Carta, L. Benini, L.Raffo, G. De Micheli. "Complete Tool Flow for Designing Networks-on-Chips Based Communication Architectures for Application-Specific Systems-on-Chips". IEEE Transactions On VLSI</li> <li>6. M. Barbaro, A. Bonfiglio, L. Raffo, A. Alessandrini, P. Facci, I. Barák, "A CMOS, Fully Integrated Sensor for Electronic Detection of DNA Hybridization", IEEE Electron Devices Letters, 2006, Vol. 27, issue 7, July 2006, pp. 595-597</li> <li>7. S.M. Carta, D. Pani, L. Raffo, "Reconfigurable Coprocessor for Multimedia Application Domain", Journal of VLSI Signal Processing Systems, Vol. 44, Issue 1-2, August 2006, pp. 135-152</li> <li>8. D. Pani, L. Raffo, "Stigmergic approaches applied to flexible fault-tolerant digital VLSI architectures", Journal of Parallel and Distributed Computing, Volume 66, Issue 8, (August 2006), pp. 1014-1024</li> <li>9. M. Barbaro, A. Bonfiglio, L. Raffo, "A Charge-Modulated FET for Detection of Biomolecular Processes: Conception, Modeling and Simulation", IEEE Transactions on Electron Devices, 2006, Vol. 53, No. 1, January 2006, pp. 158-166</li> <li>10. M. Barbaro, L. Raffo, "A Low-Power Integrated Smart Sensor with on-Chip Real-Time Image Processing Capabilities ", EURASIP Journal on Applied Signal Processing, 2005, Vol. 7, pp. 1062-1070</li> </ol>
<p><b>Contenuto schematico del corso di insegnamento</b></p>	<ol style="list-style-type: none"> <li>1. Circuiti digitali, simulazione e verifica con HDL</li> <li>2. Realizzazione di sistemi digitali</li> </ol>

	3. Sintesi di sistemi digitali 4. Dispositivi programmabili 5. Macchine a stati 6. Architetture e progetto di processori															
<b>Obiettivi formativi e risultati attesi (secondo i descrittori di Dublino)</b>	<p>Obiettivo del corso e` fornire allo studente informazioni pratiche sul funzionamento e sulla progettazione di sistemi digitali. Partendo dalle conoscenze di base acquisite nei corsi di Elettronica Digitale e Calcolatori Elettronici lo studente dovra` essere in grado di progettare e prototipare su dispositivi programmabili di tipo FPGA (Field programmable gate array) sistemi digitali di complessita` fino a qualche decina di migliaia di porte logiche. La progettazione avviene tramite l'uso di sintesi automatica partendo da descrizioni HDL in versione RTL. La tematica dei processori verra` vista come dominio applicativo nella progettazione di sistemi digitali. Il costante uso del simulatore logico e del sintetizzatore permettera` allo studente di auto-verificare il progetto e di affrontare la progettazione con continui riferimenti pratici.</p> <p><u>Indicatore conoscenza e capacita` di comprensione</u>          Grazie al rigore metodologico proprio delle materie scientifiche lo studente matura competenze e capacita` di comprensione tali da permettergli di acquisire conoscenze di base fondamentali per il prosieguo degli studi.</p> <p><u>Indicatore capacita` di applicare la conoscenza e capacita` di comprensione</u>          L'impostazione didattica prevede che la formazione teorica sia accompagnata da esempi, applicazioni, che sollecitano la partecipazione attiva, l'attitudine propositiva, la capacita` di elaborazione autonoma.</p> <p><u>Indicatore autonomia di giudizio</u>          Lo studio dei sistemi digitali sviluppa la capacita` di valutare i risultati, selezionare quali sono gli aspetti rilevanti, quali imprescindibili, quali inutili.</p> <p><u>Indicatore abilita` comunicative</u>          Lo sviluppo di esercitazioni in gruppo richiede che lo studente acquisisca capacita` di comunicare sia i risultati ottenuti sia i problemi incontrati.</p> <p><u>Indicatore capacita` di apprendere autonomamente</u>          L'utilizzo del simulatore e sintetizzatore permette allo studente di auto-apprendere simulando circuiti, provando soluzioni nuove, comprendendo quindi le leggi che regolano i circuiti.</p>															
<b>Articolazione del corso</b>	<table border="1"> <thead> <tr> <th data-bbox="603 1738 1233 1794" rowspan="2">Argomento</th> <th colspan="2" data-bbox="1241 1738 1437 1760">Ore</th> </tr> <tr> <th data-bbox="1241 1760 1321 1794">Lez.</th> <th data-bbox="1321 1760 1437 1794">Eserc.</th> </tr> </thead> <tbody> <tr> <td data-bbox="603 1805 1233 1827">1. Circuiti digitali, simulazione e verifica con HDL</td> <td colspan="2"></td> </tr> <tr> <td data-bbox="603 1839 1233 2018">           Richiami sulla progettazione con HDL. Reti combinatorie e sequenziali. Importanza del testbench. Tempi tipici di un circuito digitale. Reti asincrone e sincrone. Frequenza massima di un circuito. Datapath e controllo.         </td> <td data-bbox="1241 1839 1321 2018" style="text-align: center; vertical-align: middle;">15</td> <td data-bbox="1321 1839 1437 2018" style="text-align: center; vertical-align: middle;">5</td> </tr> <tr> <td data-bbox="603 2029 1233 2051">2. Realizzazione di sistemi digitali</td> <td colspan="2"></td> </tr> </tbody> </table>	Argomento	Ore		Lez.	Eserc.	1. Circuiti digitali, simulazione e verifica con HDL			Richiami sulla progettazione con HDL. Reti combinatorie e sequenziali. Importanza del testbench. Tempi tipici di un circuito digitale. Reti asincrone e sincrone. Frequenza massima di un circuito. Datapath e controllo.	15	5	2. Realizzazione di sistemi digitali			
Argomento	Ore															
	Lez.	Eserc.														
1. Circuiti digitali, simulazione e verifica con HDL																
Richiami sulla progettazione con HDL. Reti combinatorie e sequenziali. Importanza del testbench. Tempi tipici di un circuito digitale. Reti asincrone e sincrone. Frequenza massima di un circuito. Datapath e controllo.	15	5														
2. Realizzazione di sistemi digitali																

	Implementazione su silicio. Dispositivi Programmabili. Flusso di progetto su FPGA. Prototipazione su dispositivi programmabili.	5	0
	3. Sintesi di sistemi digitali		
	Flusso di progetto top-down. Concetto di libreria. Sintesi RTL. Circuiti completamente sintetizzabili. Costrutti supportati completamente per la sintesi Costrutti non accettati. Operatori sintetizzabili. Area/DelayTrade-off. Sintesi di blocchi condizionali non-full. Progetto di moduli singoli.	20	5
	4. Dispositivi programmabili		
	Il flusso di progetto di un sistema digitale. Importanza della progettazione di sistema. I dispositivi programmabili. La famiglia Spartan Ie - Xilinx. Simulazione di circuiti implementati. Time-simulation e time-back-annotation.	5	5
	5. Macchine a stati per il controllo		
	Analisi e progetto di macchine a stati finiti. Macchine di Mealy e di Moore. Analisi e Sintesi. Descrizione strutturale e algoritmica in Verilog. Inizializzazione, simulazione, esempi di analisi e progetto. Datapath e controllo, progettazione di sistemi d'esempio.	5	15
	6. Architetture e progetto di processori		
	Introduzione alle architetture e microarchitetture di processori Microarchitetture di processori reali: il processore MIPS. Periferiche standard, architetture di comunicazione, modalità di interfaccia Cenni di microarchitetture avanzate: DSP, superscalare, VLIW Microarchitetture di processori reali: la famiglia di processori ARM.	15	5
<b>Propedeuticità</b>	Le conoscenze impartite nei corsi di elettronica digitale e calcolatori elettronici.		
<b>Anno di corso e semestre</b>	1° anno/ 2° sem.		
<b>Testi di riferimento</b>	Materiale del docente sul sito del corso. D.R. Smith, P.D. Franzon - " <u>Verilog styles for synthesis of digital systems</u> " - Prentice Hall - ISBN 0-201-61860-5		
<b>Modalità di erogazione dell'insegnamento</b>	Tradizionale		
<b>Modalità di frequenza</b>	Facoltativa		
<b>Metodi di valutazione</b>	Prova scritta di progetto e orale		
<b>Organizzazione della didattica</b>	100 ore, di cui 65 ore di lezione e 35 ore di esercitazione		