

**SCHEDA DATI PER OFFERTA FORMATIVA PUBBLICA DI CUI AL PUNTO 1.2  
DELLA CIRCOLARE MINISTERIALE N° 187 DELL'11 GIUGNO 2008**

<b>Insegnamento:</b> <b>n° crediti/n° ore</b> <b>Docente titolare:</b> <b>Qualifica</b> <b>SSD di appartenenza</b> <b>Struttura di afferenza</b> <b>Telefono</b> <b>e-mail</b> <b>Orario di ricevimento</b> <b>Sito web docente</b>	Circuiti Integrati 10 CFU/10 ore Massimo Barbaro Ricercatore ING-INF/01 Dipartimento di Ingegneria Elettrica ed Elettronica +39 070675570 <a href="mailto:barbaro@unica.it">barbaro@unica.it</a> Su appuntamento per email <a href="http://eolab.diee.unica.it">http://eolab.diee.unica.it</a>
<b>Curriculum scientifico</b>	Ricercatore presso il DIEE dal 2002, ha svolto in precedenza attività di ricerca presso lo CSEM (Neuchatel, Svizzera) e come dottorando e post-doc presso il DIEE dal 1998. Il principale ambito di interesse scientifico è quello della concezione e progettazione di circuiti integrati per applicazioni sensoristiche (biosensori, sensori di immagine, interfacce neurali). [1] LOI, D., C. CARBONI, G. ANGIUS, G. N. ANGOTZI, M. BARBARO, L. RAFFO, S. RASPOPOVIC, and X. NAVARRO, "Peripheral Neural Activity Recording and Stimulation System", IEEE TRANSACTIONS ON BIOMEDICAL CIRCUITS AND SYSTEMS, vol. 5, issue 4, pp. 368-379, 2011 [2] ANGOTZI G. N, BARBARO M., JESPER S. P. G. A (2008). Modeling, evaluation and comparison of CRZ and RSD redundant architectures for two-step A/D converters. IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS. I, REGULAR PAPERS, vol. 55; p. 2445-2458, ISSN: 1549-8328, doi: 10.1109/TCSI.2008.920121 [3] BARBARO M., BONFIGLIO A., RAFFO L. (2006). A charge-modulated FET for detection of biomolecular processes: conception, modeling and simulation. IEEE TRANSACTIONS ON ELECTRON DEVICES, vol. 53; p. 158-166, ISSN: 0018-9383 [4] BARBARO M., BONFIGLIO A, RAFFO L, ALESSANDRINI A, FACCI P, BARAK I (2006). A CMOS, Fully Integrated Sensor for Electronic Detection of DNA Hybridization. IEEE ELECTRON DEVICE LETTERS, vol. 27; p. 595-597, ISSN: 0741-3106 [5] BARBARO M., RAFFO L. (2005). A Low-Power Integrated Smart Sensor with on-Chip Real-Time Image Processing Capabilities. EURASIP JOURNAL ON APPLIED SIGNAL PROCESSING, vol. 7; p. 1062-1070, ISSN: 1110-8657 [6] BARBARO M., P.-Y. BURGI, A. MORTARA, P. NUSSBAUM, F. HEITGER (2002). A 100x100 Pixel Silicon Retina For Gradient Extraction With Steering Filter Capabilities And Temporal Output Coding. IEEE JOURNAL OF SOLID-STATE CIRCUITS, vol. 37; p. 160-172, ISSN: 0018-9200
<b>Contenuto schematico del corso di insegnamento</b>	Generalità sui circuiti integrati. Processi tecnologici (CMOS, BJT). Circuiti con diode (rettificatori, limitatori di tensione, duplicatori di tensione). Amplificatori a singolo transistor (topologie Common Emitter / Common Source, Common Base / Common Gate, Emitter Follower / Source Follower). Amplificatori differenziali (BJT e CMOS). Risposta in frequenza. Stadi di uscita. Filtri. Circuiti digitali combinatori (logiche CMOS statica, pseudo CMOS, dinamiche). Circuiti digitali sequenziali (latch e flip-flop in logica statica, pseudo statica, dinamica, C2MOS). Memorie a semiconduttore.

<p><b>Obiettivi formativi e risultati attesi (secondo i descrittori di Dublino)</b></p>	<ul style="list-style-type: none"> <li>· Conoscenza e capacità di comprensione: <i>approfondire la conoscenza dei circuiti integrati analogici e digitali e capacità di comprendere le implicazioni progettuali.</i></li> <li>· Conoscenza e capacità di comprensione applicate: <i>capacità di individuare i meccanismi di funzionamenti dei circuiti integrati analogici e digitali ai fini di una progettazione efficiente.</i></li> <li>· Autonomia di giudizio: <i>sviluppare la capacità di utilizzare criticamente e sinergicamente vari strumenti di analisi e progettazione di circuiti integrati analogici e digitali.</i></li> <li>· Abilità comunicative: <i>capacità di esprimere chiaramente concetti tecnici.</i></li> <li>· Capacità di apprendere: <i>saper integrare le conoscenze da varie fonti al fine di un approfondimento della conoscenza dei fenomeni presenti nei circuiti integrati analogici e digitali.</i></li> </ul>
<p><b>Articolazione del corso</b></p>	<p><i>Introduzione ai sistemi elettronici</i>  Concetti di base (analogico vs. digitale)  <i>Processo CMOS</i>  Struttura del transistor MOS – Equazioni – Modelli – Elementi di layout  <i>Amplificatori CMOS</i>  Generalità – Punto di lavoro e progettazione - Topologia a source comune – Topologia a gate comune – Inseguitore di source  <i>Transistor Bipolare</i>  Struttura – Equazioni – Modelli  <i>Amplificatori BJT</i>  Generalità – Punto di lavoro e progettazione – Topologia a emettitore comune – Topologia a base comune – Inseguitore di emettitore  <i>Diodo (modelli e circuiti)</i>  Diodo ideale – Funzionamento a piccoli e larghi segnali – Rettificatori – Regolatori di tensione – Circuiti limitatori – Duplicatori di tensione  <i>Stadi cascode e specchi di corrente</i>  Stadi cascode – Specchi di corrente  <i>Amplificatori differenziali</i>  Generalità – Coppia differenziale CMOS – Coppia differenziale BJT – Amplificatori differenziali cascode – CMMR – Coppia differenziale con carico attivo – Circuiti Fully-Differential  <i>Risposta in Frequenza</i>  Concetti di base – Modelli ad alta frequenza di MOS e BJT – Risposta in frequenza di stadi CE e CS, CB e CG, inseguitori, stadi cascode e coppie differenziali  <i>Stadi di uscita e amplificatori di potenza</i>  Generalità – Inseguitore di emettitore come stadio di potenza  Considerazioni ad ampio segnale – Protezione da corto circuito – Efficienza – Classi di amplificatori di potenza  <i>Filtri analogici</i>  Generalità – Filtri del primo ordine – Filtri del secondo ordine – Filtri attivi  <i>Inverter CMOS</i></p>

	<p>Caratteristica di trasferimento statica (VTC) – Margini di rumore – Fan-in e Fan-out – Layout - Caratteristiche dinamiche (tempo di propagazione) – Dissipazione di potenza</p> <p><i>Logica Combinatoria</i></p> <p>Logiche statiche (CMOS, pseudo-NMOS, pass-transistor) – Logiche dinamiche (concetto di base, domino, np-CMOS) – Caratteristiche dinamiche – Logical effort -Tri-state</p> <p><i>Logica Sequenziale</i></p> <p>Bistabilità - Latch e flip-flop –Implementazione CMOS statica – Implementazione CMOS dinamica</p> <p><i>Memorie a semiconduttore</i></p> <p>Classificazione delle memorie – Architetture di memorie – ROM – RAM – RAM non volatili – Circuiti base (elemento di memoria, sense amplifier)</p>
<b>Propedeuticità</b>	Elettrotecnica, Dispositivi Elettronici, Progettazione di Sistemi Digitali
<b>Anno di corso e semestre</b>	1° anno, 1° semestre
<b>Testi di riferimento</b>	<p>“Fundamentals of Microelectronics” – B. Razavi – Ed. Wiley, ISBN 978-0-471-47846-1</p> <p>“Circuiti Integrati Digitali 2e” – Jan M. Rabaey, A. Chandrakasan, B. Nicolic – Ed. Pearson, ISBN 9788871922317</p>
<b>Modalità di erogazione dell’insegnamento</b>	Tradizionale
<b>Sede</b>	Via Marengo, 3 - Cagliari
<b>Modalità di frequenza</b>	Obbligatoria
<b>Metodi di valutazione</b>	Prova scritta e colloquio
<b>Calendario prove d’esame</b>	<a href="https://webstudenti.unica.it/esse3/ListaAppelliOfferta.do;jsessionid=5">https://webstudenti.unica.it/esse3/ListaAppelliOfferta.do;jsessionid=5</a>
<b>Organizzazione della didattica</b>	Lezioni frontali ed esercitazioni al calcolatore con simulatori circuitali